

Murasaki Zou

むらさきぞう

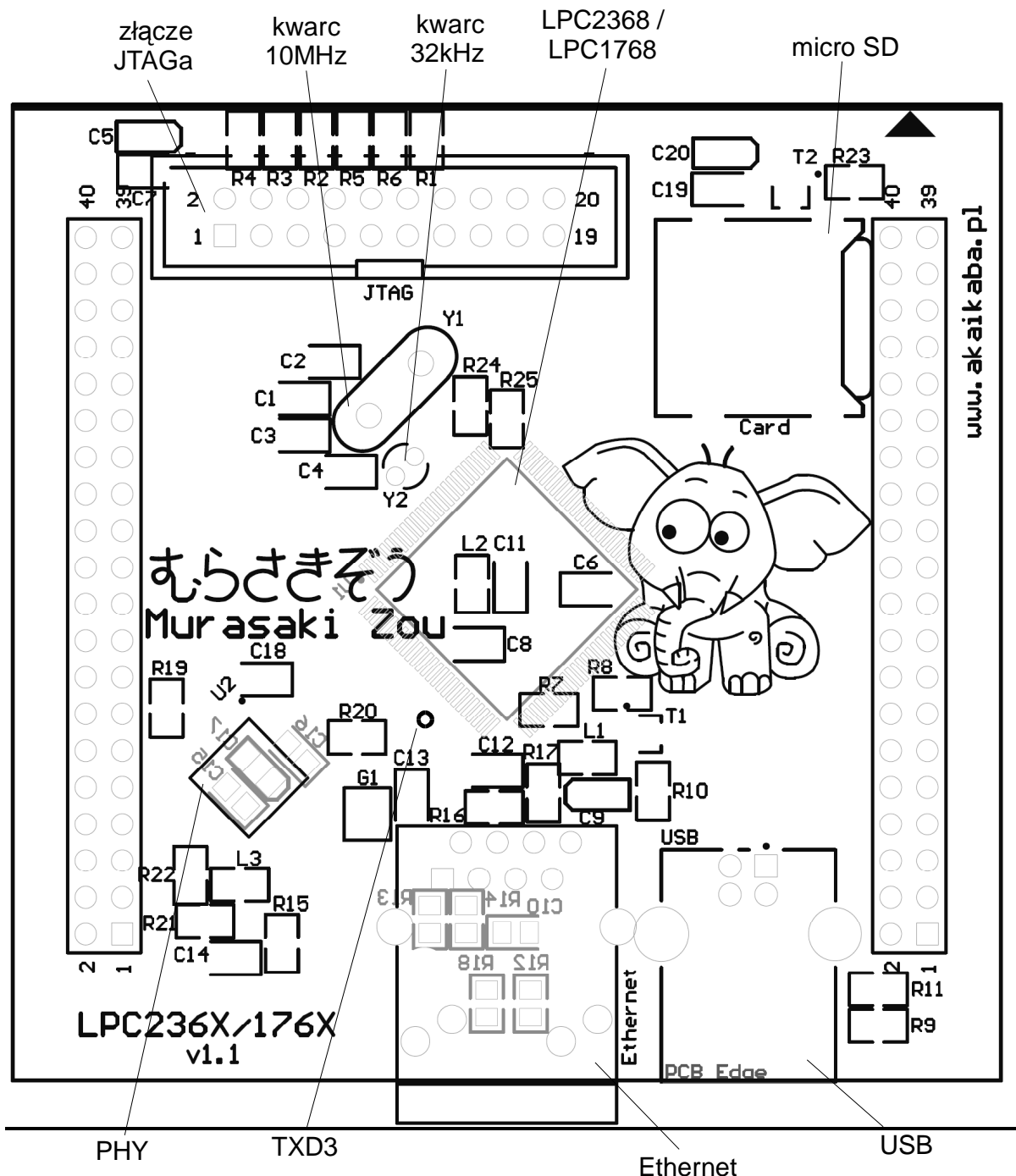
v1.2

moduł z mikroprocesorem LPC2368 lub LPC1768
dla makiety dydaktycznej Akai Kaba

Moduł mikroprocesorowy Murasaki Zou v1.2 jest przeznaczony do współpracy z makietą dydaktyczną Akai Kaba v1.x. Występuje on w dwóch wersjach: z mikrokontrolerem ARM7 LPC2368, oraz z mikrokontrolerem Cortex M3 LPC1768. Oba układy są w 100% kompatybilne nóżkowo. Historia wersji modułu umieszczona jest w tabeli 2.

Mikrokontrolery serii LPC17XX firmy NXP są obecnie najszybszymi układami z rdzeniem Cortex M3 dostępnymi na rynku. Odznaczają się maksymalną częstotliwością taktowania 100MHz i ulepszonym modulem akceleracji pamięci programu. Procesor ten może być taktowany z wewnętrznego generatora RC 4MHz oraz z zewnętrznego kwarcu 10MHz. Częstotliwość taktowania można podnieść wewnętrznym układem PLL.

Zaletą układu LPC2368 natomiast jest wbudowany kontroler kart SD i MMC mogący pracować w trybie 4ro bitowym. Procesor jest taktowany z wewnętrznego kwarcu 10 lub 12MHz. W obu procesorach dodatkowy kwarc 32kHz używany jest do taktowania wbudowanego układu RTC.



Programowanie modułu standardowo odbywa się przez interfejs JTAG. Istnieje jednak możliwość programowania ISP za pośrednictwem interfejsu RS232 i wbudowanego bootloadera. Uruchomienie bootloadera wymaga aby w czasie restartu mikrokontrolera linia P2.10 (ISP) była zwarta do masy. To wyprowadzenie procesora jest połączone z linią 1Hz na makiecie (środkowy pin złącza RTC_Ckout/RTC_int).

Na module znajduje się dodatkowy punkt lutowniczy umożliwiający wyprowadzenie sygnału TXD interfejsu UART3. Interfejs ten posiada możliwość pracy w trybie IRDA. Tym samym dołączenie do tej linii nadajnika (diody) podczerwieni w połączeniu z odbiornikiem na makiecie (dołączonym do linii RXD3) lub przy wykorzystaniu modułu nadawczo-odbiorczego podczerwieni pozwoli na komunikację w paśmie podczerwonym np. z laptopem.

Rdzenie obu procesorów są 32 bitowe podobnie jak ich porty. Ze względów praktycznych porty na module zostały podzielone na 8 bitowe kawałki w taki sposób aby wszystkie piny portu na makiecie należały do jednego portu mikrokontrolera i były zgodne kolejnością. Należy także zaznaczyć, że w obu mikrokontrolerach istnieją spore możliwości konfiguracji alternatywnych funkcji pinów łącznie z możliwością wyprowadzenia tego samego interfejsu komunikacyjnego lub innej funkcji w kilku różnych punktach (w danej chwili w jednym wybranym). Z tego powodu w wypadku kiedy projekt wymaga użycia kilku funkcji korzystających z tego samego pinu można przekonfigurować odpowiednio połączenia wewnątrz procesora. Wybrane informacje zawarte są w tabeli 1 a szczegóły w User Manualu danego mikrokontrolera.

Złącza:

- **JTAG** – 2x5pin. Złącze do którego należy podłączyć JTAG odpowiedni dla mikrokontrolerów ARM w celu zaprogramowania/debugowania modułu.
- **Card** –micro SD. Procesor LPC2368 wyposażony jest w kontroler kart. Kartę micro SD umieszcza się w montowanym opcjonalnie złączu otwieranym od góry
- **USB** – USB B. Oba mikrokontrolery mają możliwość obsługi interfejsu USB w trybie device a model LPC1768 także w trybie host i OTG. Złącze montowane opcjonalnie.
- **Ethernet** – RJ45. Złącze RJ45 z wbudowanym transformatorem i diodami LED połączone z zewnętrznym układem warstwy fizycznej ethernetu. Współpracuje z wbudowanym w procesor kontrolerem ethernetu. Montowane opcjonalnie.

1. Pin nie jest bezpośrednio połączony z makieta.
2. Linie sterujące alfanumerycznym wyświetlaczem LCD na makiecie mogą być przez niego obciążane. Należy mieć to na uwadze podczas wykorzystywania tych linii w roli GPIO i w razie potrzeby wyciągnąć wyświetlacz z gniazda makiety.
3. Pin związany z interfejsem USB montowanym opcjonalnie. Jeżeli pin ma być wykorzystywany jako GPIO należy wziąć pod uwagę jego funkcje dla interfejsu USB.
4. Linie mogą pełnić rolę dodatkowych GPIO w różnych miejscach makiety i modułu.
5. Linia RXD2 jest połączona z linią ISP w celu wyprowadzenia jej na zewnątrz modułu (środkowy pin złącza wyboru sygnału 1Hz z układu RTC na makiecie). Należy pamiętać, że linia P2.10 (ISP) przytrzymana w stanie niskim podczas resetu procesora powoduje wejście do wbudowanego bootloadera.
6. Pin związany z opcjonalną obsługą kart micro SD przez kontroler wbudowany w procesor LPC2368 (brak w LPC1768!!). Należy wziąć pod uwagę funkcję tego pinu dla interfejsu SD w wypadku jego wykorzystania w roli GPIO.
7. Linie portu F są współdzielone z wyświetlaczami siedmiosegmentowymi, przyciskami i diodami LED na makiecie. Jeżeli mają być one użyte jednocześnie z portem F wykorzystywanym do innych celów należy połączyć je kablowo z innym portem.
8. Te piny mogą opcjonalnie służyć do wyprowadzenia specjalizowanego interfejsu audio I²S. Ponieważ wszystkie są współdzielone z portem F należy je w takim zastosowaniu odłączyć zworkami SW_ON na makiecie.

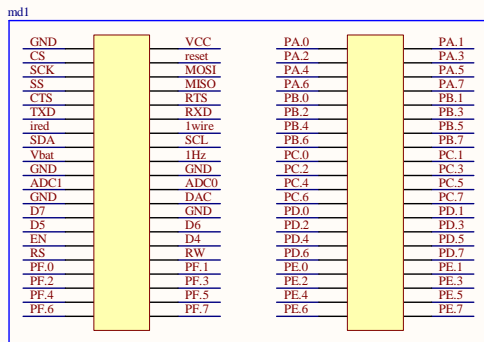
9. Ten pin jest dołączony do specjalnego miejsca na module skąd można wyprowadzić sygnał TXD3 do pracy w roli GPIO/UART3/IRED.
10. Piny są współdzielone z pinami obsługi układu warstwy fizycznej ethernetu (PHY) montowanego opcjonalnie. Należy mieć to na uwadze, podczas wykorzystywania tych pinów w roli GPIO.

nr	pin	funkcja 1	funkcja 2	nr	pin	funkcja 1	funkcja 2
1	TDO ¹	TDO		51	P2.12 ¹	MCDA2 ⁶	P2.12 ⁴
2	TMS ¹	TDI		52	P2.11 ¹	MCDA1 ⁶	P2.11 ⁴
3	TMS ¹	TMS		53	P2.10	1Hz ⁵	ISP ⁷
4	TRST ¹	TRST		54	Vdd	VCC	
5	TCK ¹	TCK		55	Vss	GND	
6	P0.26	PE.3	DAC	56	P0.22	PC.7	MCDA0 ⁶
7	P0.25	PE.2		57	P0.21	PC.6	MCPWR ⁶
8	P0.24	PE.1	ADC1	58	P0.20	PC.5	MCCMD ⁶
9	P0.23	PE.0	ADC0	59	P0.19	PC.4	CS / MCCLK ⁶
10	Vdda ¹	Vdda		60	P0.18	PC.3	MOSI
11	Vssa	GND		61	P0.17	PC.2	MISO
12	Vref ¹	Vref		62	P0.15	PC.0	SCK
13	Vdcdc	VCC		63	P0.16	PC.1	SS
14	RSTOUT ¹	---	---	64	P2.9 ¹	U1CO ³	P2.9 ⁴
15	Vss	GND		65	P2.8 ¹	---	---
16	RTCK1 ¹	Q 32kHz		66	P2.7	PD.7	RTS
17	RESET	reset		67	P2.6	PD.6	
18	RTCK2 ¹	Q 32kHz		68	P2.5	PD.5	
19	Vbat	Vbat		69	P2.4	PD.4	
20	P1.31	PB.7	EN ²	70	P2.3	PD.3	
21	P1.30	PB.6	Vbus ³	71	Vdd	VCC	
22	X1 ¹	Q 10MHz		72	Vss	GND	
23	X2 ¹	Q 10MHz		73	P2.2	PD.2	CTS
24	P0.28	PE.5		74	P2.1	PD.1	RXD
25	P0.27	PE.4		75	P2.0	PD.0	TXD
26	P3.26 ¹	---	---	76	P0.9 ⁸	PF.7 ⁷	
27	P3.25 ¹	---	---	77	P0.8 ⁸	PF.6 ⁷	
28	Vdd	VCC		78	P0.7 ⁸	PF.5 ⁷	
29	P0.29	PE.6	U1D+ ³	79	P0.6 ⁸	PF.4 ⁷	
30	P0.30	PE.7	U1D- ³	80	P0.5 ⁸	PF.3 ⁷	
31	Vss	GND		81	P0.4 ⁸	PF.2 ⁷	
32	P1.18	PA.2		82	P4.28 ¹	RXD3 ⁹	
33	P1.19	PA.3		83	Vss	GND	
34	P1.20	PA.4		84	Vdcdc	VCC	
35	P1.21	PA.5		85	P4.29	ired	P4.29 ⁴
36	P1.22	PA.6		86	P1.17	PA.1	E_MDIO ¹⁰
37	P1.23	PA.7		87	P1.16	PA.0	E_MDC ¹⁰
38	P1.24	PB.0	D4 ²	88	P1.15 ¹	E_REF_CL	
39	P1.25	PB.1	D5 ²	89	P1.14 ¹	E_RX_ER	
40	P1.26	PB.2	D6 ²	90	P1.10 ¹	E_RXD1	
41	Vss	GND		91	P1.9 ¹	E_RXD0	
42	Vdcdc	VCC		92	P1.8 ¹	E_CRS	
43	P1.27	PB.3	D7 ²	93	P1.4 ¹	E_TX_EN	
44	P1.28	PB.4	RS ²	94	P1.1 ¹	E_TXD1	
45	P1.29	PB.5	RW ²	95	P1.0 ¹	E_TXD0	
46	P0.0	SDA	P0.0 ⁴	96	Vdd	VCC	
47	P0.1	SCL	P0.1 ⁴	97	Vss	GND	
48	P0.10	TXD2 ⁵	P0.10 ⁴	98	P0.2	PF.0 ⁷	TXD0
49	P0.11	1wire	P0.11 ⁴	99	P0.3	PF.1 ⁷	RXD0
50	P2.13 ¹	MCDA3 ⁶	P2.13 ⁴	100	RTCK ¹	RTCK	

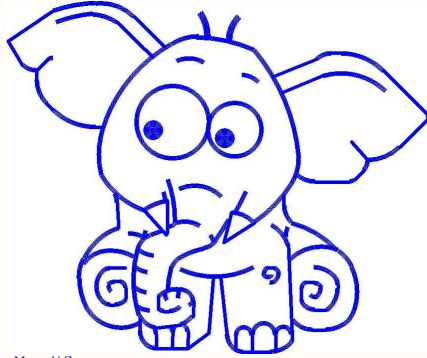
Tabela1. Opis pinów procesora.

wersja	błędy	zmiany
v1.0	<ul style="list-style-type: none"> - nieprawidłowy footprint do generatora G1 - błędnie spolaryzowania dioda R w gnieździe Ethernet - błędna wartość rezystorów R13-R17 (1k5/49R9) - brak info o otwartym drenie na PE.4 i PE.5 	
v1.1	<ul style="list-style-type: none"> - nieprawidłowy footprint do generatora G1 - błędnie spolaryzowania dioda R w gnieździe Ethernet - błędna wartość rezystorów R13-R17 (1k5/49R9) 	<ul style="list-style-type: none"> - tranzystor T1 zmieniony na MOSFETA BSS84 - zmienione wartości R7 i R8 - zmienione wartości C1 i C2 (33p/39p) - dodane gniazdo karty uSD wraz z dodatkowymi elementami (T2, R23, C19, C20) - rozdzielenie linii PC.7 i P2.11 - dodane pull-upy na liniach PE.4 i PE.5 - połączenie linii P0.10 i P2.10
v1.2	T.B.D.	<ul style="list-style-type: none"> - poprawiony footprint generatora G1 - zmieniona polaryzacja diody R w gnieździe Ethernet - poprawione wartości rezystorów R13-R17

Tabela2. Historia wersji.



Akai Kaba module



MURASAKI ZOU Murasaki Zou

