

Aoi Ryuu

あおいりゅう

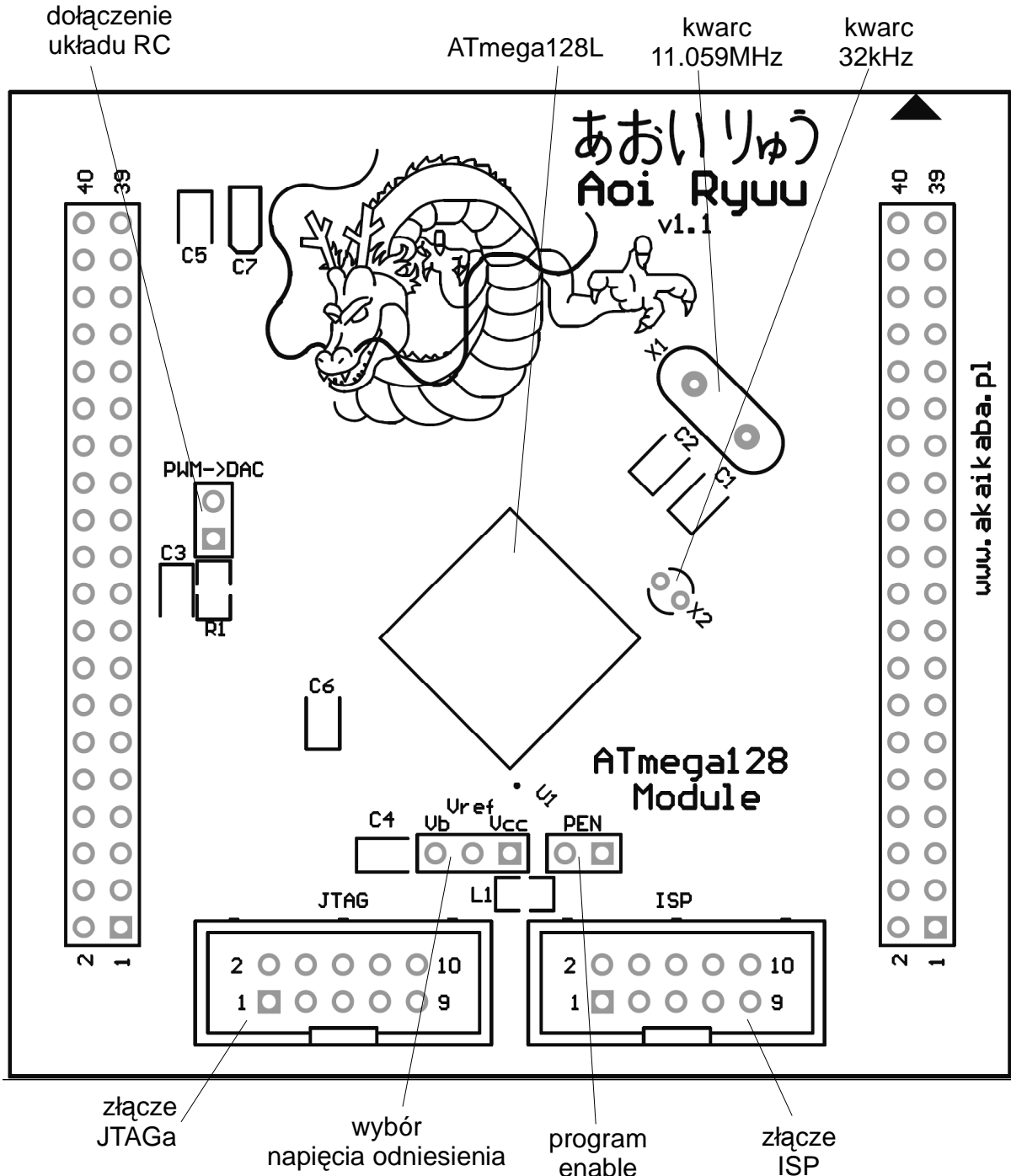
v1.1

moduł z mikroprocesorem ATmega128 dla
makiety dydaktycznej Akai Kaba

Moduł mikroprocesorowy Aoi Ryuu v1.1 jest przeznaczony do współpracy z makieta dydaktyczną Akai Kaba v1.x. Wyposażony został w mikrokontroler AVR Atmega128L.

Processor może być taktowany z wewnętrznego generatora RC lub z jednego z zewnętrznego kwarcu 11.059MHz. Dodatkowy kwarc 32kHz może być użyty do dtaktowania jednego z liczników pracującego w roli układu RTC. Na piny modułu wyprowadzone są wszystkie linie portów od A do F. Pełen opis dodatkowych funkcji wyprowadzonych z poszczególnych pinów zamieszczony jest na schemacie elektrycznym i w tabeli 1.

Moduł można programować przez złącze ISP w standardzie STK200 (Kanda) oraz przez złącze JTAGa. Podczas programowania ISP w normalnych warunkach nie trzeba używać zworki PEN.



Złącza:

- **JTAG** – 2x5pin. Złącze do którego należy podłączyć odpowiedni dla mikrokontrolerów AVR JTAG w celu zaprogramowania/debugowania modułu. Model Atmega128 współpracuje z pierwotną wersją interfejsu JTAG dla mikrokontrolerów AVR dlatego może być obsługiwany przez najprostszy debugger dostępny w handlu.
- **ISP** – 2x5pin. Procesor Atmega128L można programować w systemie przez standardowe złącze Kanda. Do programowania można użyć popularnych programatorów typu STK200, STK500 i wielu innych.

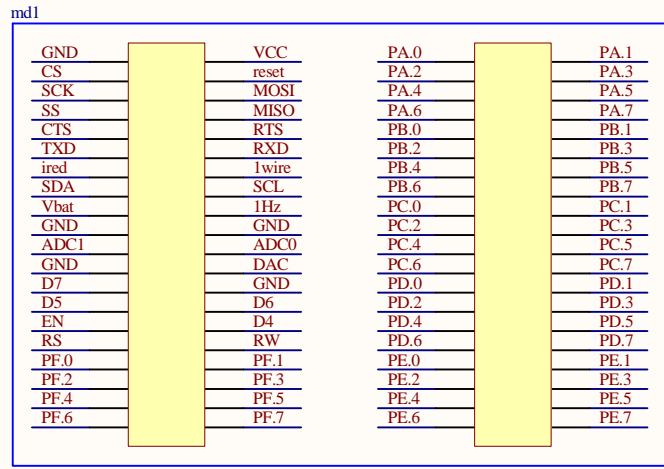
Zworki:

- **Vref** – 3pin. Zależne od położenia zworki można dokonać wyboru napięcia referencyjnego dla przetwornika analogowo-cyfrowego pomiędzy napięciem zasilania 3V3 a napięciem baterii 3V. Napięcie baterii jest pozbawione fluktuacji ale może z czasem ulegać obniżeniu. Do środkowego pinu można także doprowadzić napięcie z zewnątrz. Procesor Atmega128L posiada także wbudowane wewnętrzne napięcie referencyjne 2.56V.
- **PEN** – 2pin. Zworka może być wymagana w pewnych warunkach do poprawnego działania programatora ISP. Domyślnie zdjeta.
- **PWM->DAC** – 2pin. Zworka powoduje dołączenie wyjścia PWM (OC2 lub OC1C, pin 17) do prostego filtra RC, który w przybliżeniu przez całkowanie sygnału PWM zmienia napięcie na wyprowadzeniu DAC modułu proporcjonalnie do wypełniania impulsu.

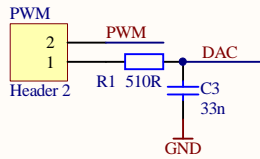
nr	pin	funkcja 1	funkcja 2	nr	pin	funkcja 1	funkcja 2
1	PEN ¹	PEN ²		33	PG.0	CTS ⁷	PG.0 ⁸
2	PE.0	PE.0	PDI ³	34	PG.2	RTS ⁷	PG.1 ⁸
3	PE.1	PE.1	PDO ³	35	PC.0	PC.0	
4	PE.2	PE.2		36	PC.1	PC.1	
5	PE.3	PE.3		37	PC.2	PC.2	
6	PE.4	PE.4		38	PC.3	PC.3	
7	PE.5	PE.5		39	PC.4	PC.4	
8	PE.6	PE.6	1Hz	40	PC.5	PC.5	
9	PE.7	PE.7	ired	41	PC.6	PC.6	
10	PB.0	PB.0	SS	42	PC.7	PC.7	
11	PB.1	PB.1	SCK	43	PG.2	1wire	PG.2 ⁸
12	PB.2	PB.2	MOSI	44	PA.7	PA.7	
13	PB.3	PB.3	MISO	45	PA.6	PA.6	RW ⁹
14	PB.4	PB.4	CS	46	PA.5	PA.5	RS ⁹
15	PB.5	PB.5		47	PA.4	PA.4	EN ⁹
16	PB.6	PB.6		48	PA.3	PA.3	D7 ⁹
17	PB.7	PB.7	PWM ⁴	49	PA.2	PA.2	D6 ⁹
18	PG.3 ¹	Q 32kHz	PG.3 ⁵	50	PA.1	PA.1	D5 ⁹
19	PG.4 ¹	Q 32kHz	PG.4 ⁵	51	PA.0	PA.0	D4 ⁹
20	RESET	reset		52	VCC	VCC	
21	VCC	VCC		53	GND	GND	
22	GND	GND		54	PF.7	PF.7	TDI ⁶
23	XTAL2 ¹	Q 11MHz		55	PF.6	PF.6	TDO ⁶
24	XTAL1 ¹	Q 11MHz		56	PF.5	PF.5	TMS ⁶
25	PD.0	PD.0	SCL	57	PF.4	PF.4	TCK ⁶
26	PD.1	PD.1	SDA	58	PF.3	PF.3	
27	PD.2	PD.2	RXD	59	PF.2	PF.2	
28	PD.3	PD.3	TXD	60	PF.1	PF.1	ADC1 ¹⁰
29	PD.4	PD.4		61	PF.0	PF.0	ADC0 ¹⁰
30	PD.5	PD.5		62	AREF ¹	Vref	
31	PD.6	PD.6		63	GND	GND	
32	PD.7	PD.7		64	AVCC ¹	AVCC	

Tabela 1. Opis wyprowadzeń procesora.

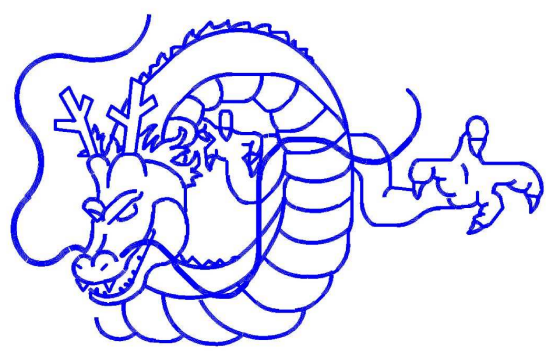
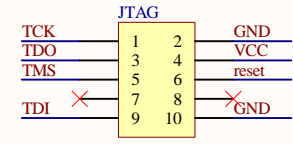
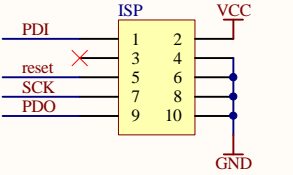
1. Pin nie jest bezpośrednio połączony z makieta.
2. Program Enable – pin związany z ISP, szczegóły wyżej i w datasheecie.
3. Piny PDI i PDO są odpowiednikami linii MISO i MOSI dla funkcji ISP. W odróżnieniu od większości mikrokontrolerów AVR w modelu Atmega128 te linie ISP nie pokrywają się z pinami interfejsu SPI.
4. Sygnał PWM może być użyty jako DAC po włożeniu zworki PWM->DAC.
5. Teoretycznie te piny mogą zostać wykorzystane w roli GPIO. Nie są one jednak wyprowadzone w inny sposób niż połączenie z kwarcem 32kHz.
6. Linie interfejsu JTAG są współdzielone z górną połową portu F, która domyślnie zarządza pracą jednego z wyświetlaczy siedmiosegmentowych i 4 diod LED. Chcąc korzystać jednocześnie z tych komponentów i JTAGa należy podłączyć je kablowo do innego portu.
7. Linie kontroli przepływu RTS i CTS są emulowane programowo.
8. Linie mogą pełnić rolę dodatkowych GPIO na złączach RTS-CTS i 1wire makiety.
9. Linie sterujące alfanumerycznym wyświetlaczem LCD na makiecie mogą być przez niego obciążane. Należy mieć to na uwadze podczas wykorzystywania tych linii w roli GPIO i w razie potrzeby wyciągnąć wyświetlacz z gniazda makiety.
10. Wejścia analogowe są współdzielone z pinami domyślnie sterującymi częścią wyświetlacza siedmiosegmentowego, dwoma diodami LED i odbierają część sygnałów z przycisków na makiecie. W wypadku potrzeby użycia ADC i wymienionych komponentów jednocześnie należy podpiąć je kablowo do innego portu.



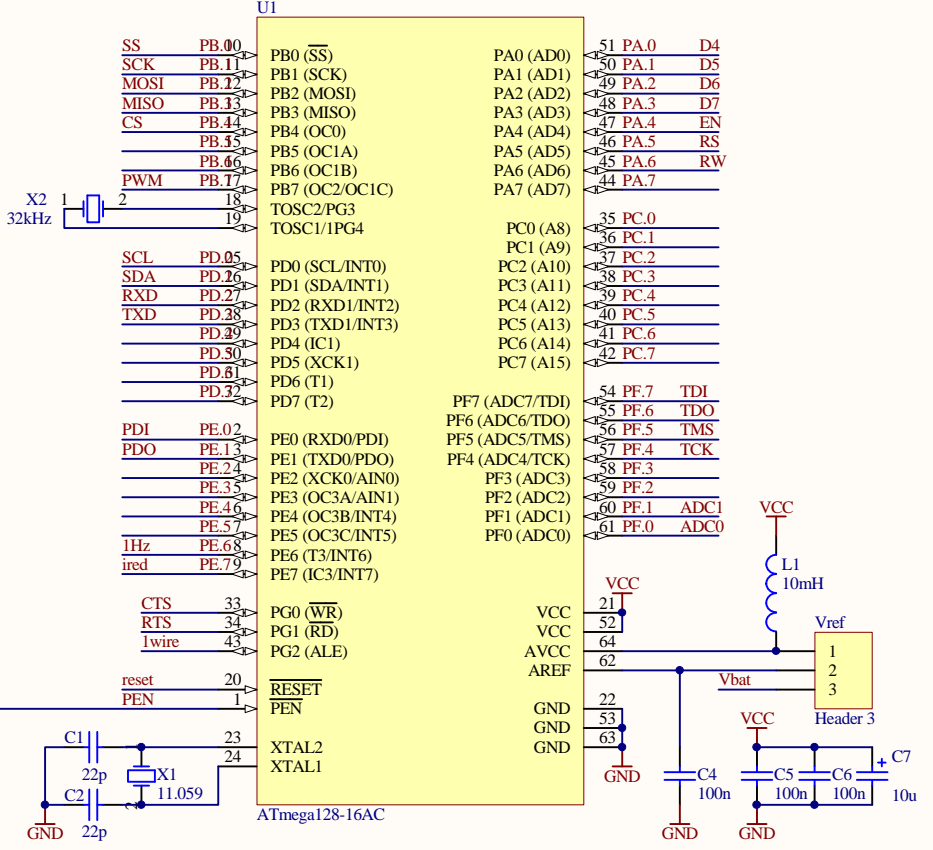
Akai Kaba module



AOI Rlyu U



Aoi Rlyu



Title		
Size	Number	Revision
A4		
Date:	2010-02-27	Sheet of
File:	E:\Elektronika\modul_ATmega128.SchDoc	Drawn By: